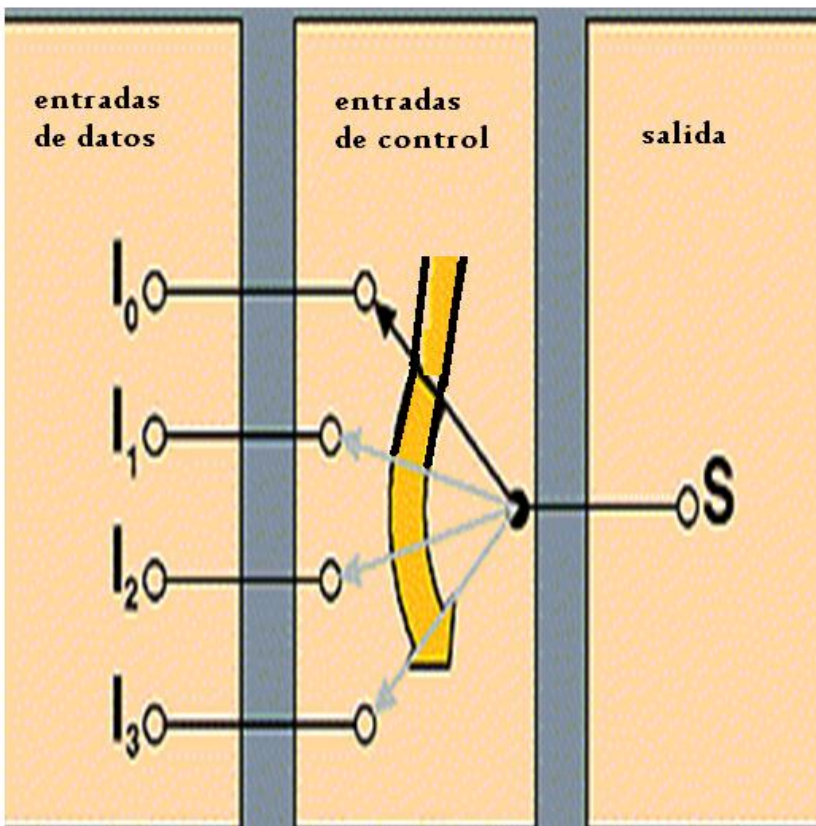


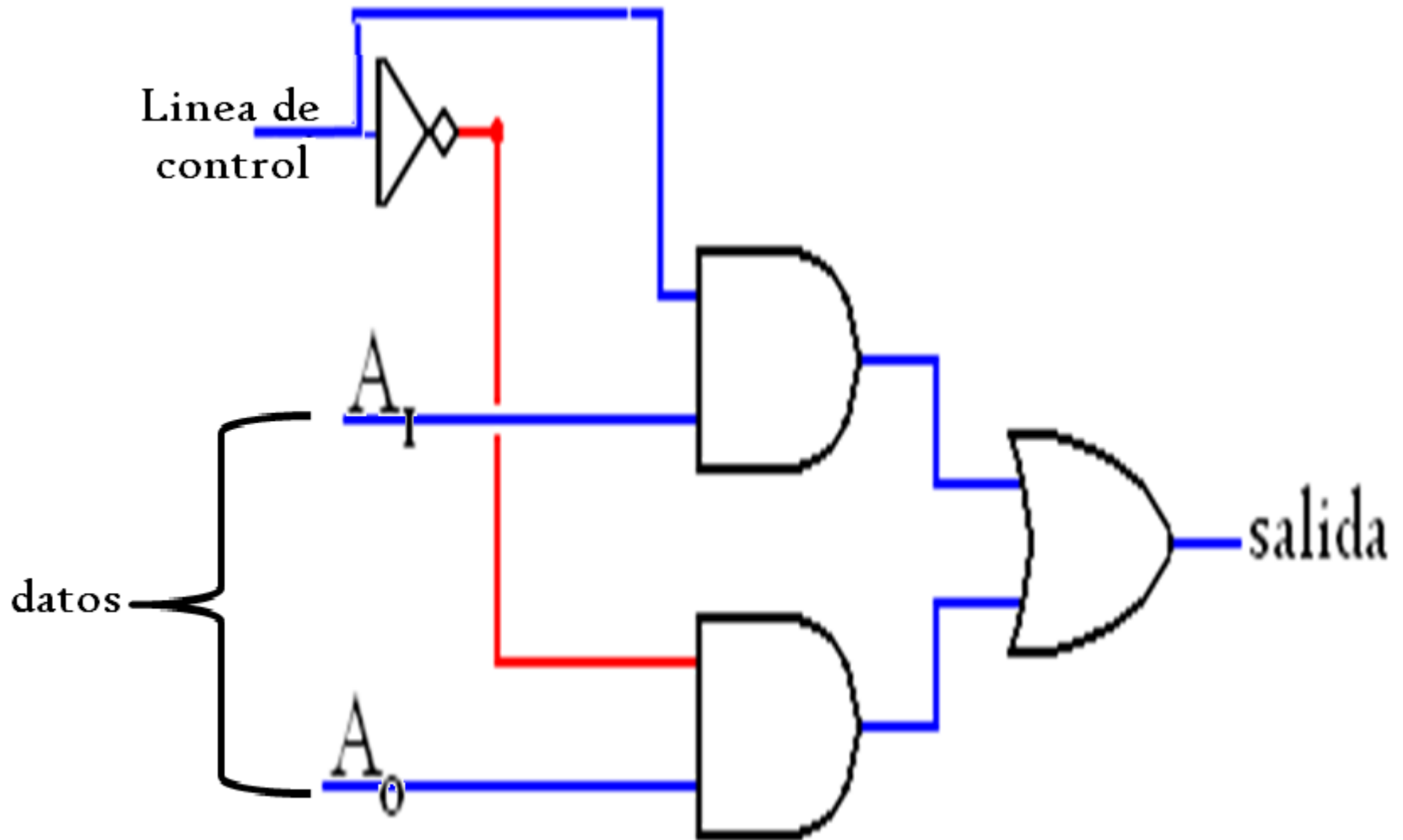
MULTIPLEXORES

Norma Elva Chávez Rodríguez

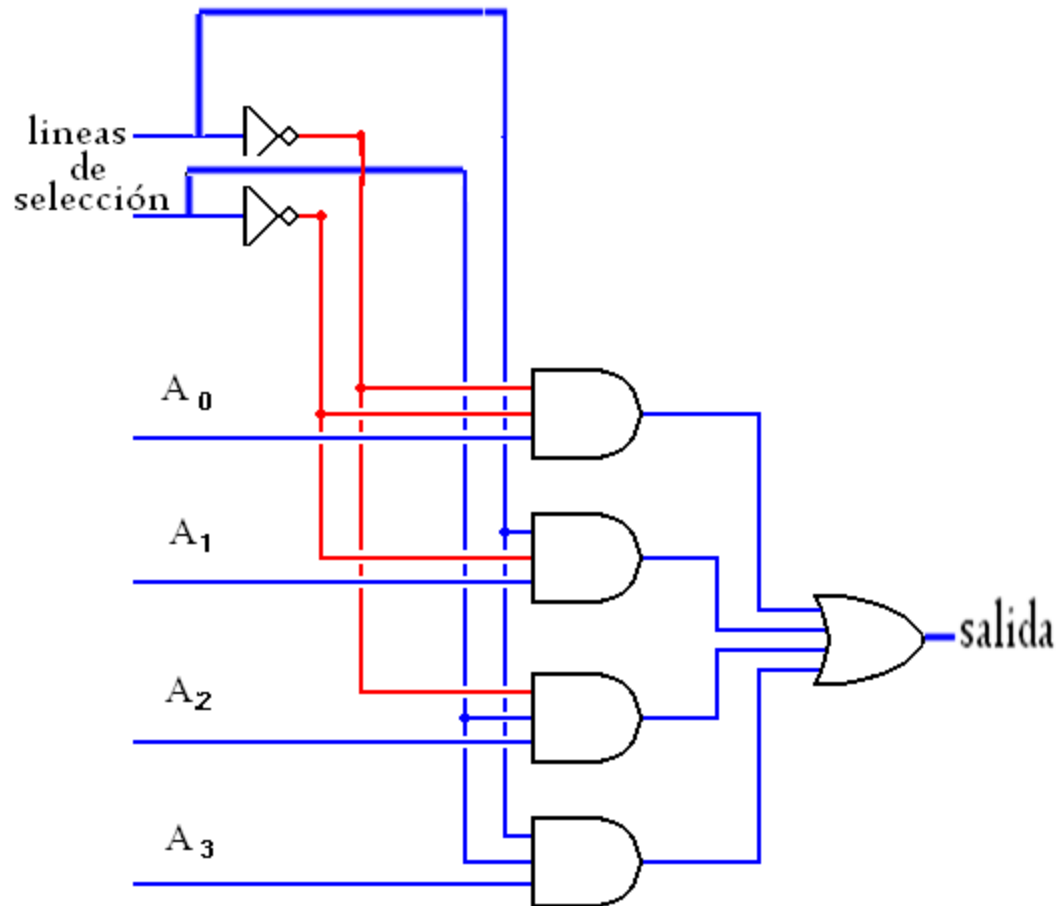


Los multiplexores binarios son circuitos combinatoriales con dos tipos distintos de entradas (datos y control) y una salida. Las entradas de control seleccionan una, y sólo una, entrada de datos para permitir su transmisión desde la entrada seleccionada a la salida que es única. La cantidad de líneas de control será igual a la potencia de 2 que resulte de analizar el número de entradas de datos. Así, por ejemplo, un multiplexor de 8 entradas de datos tiene 3 entradas de control .

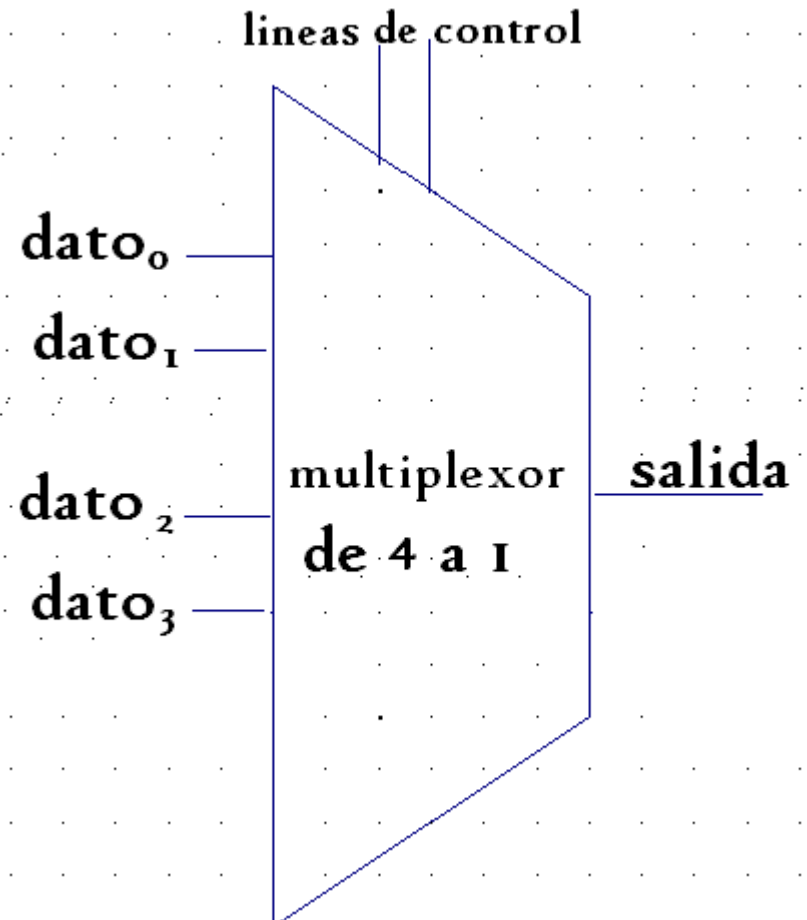
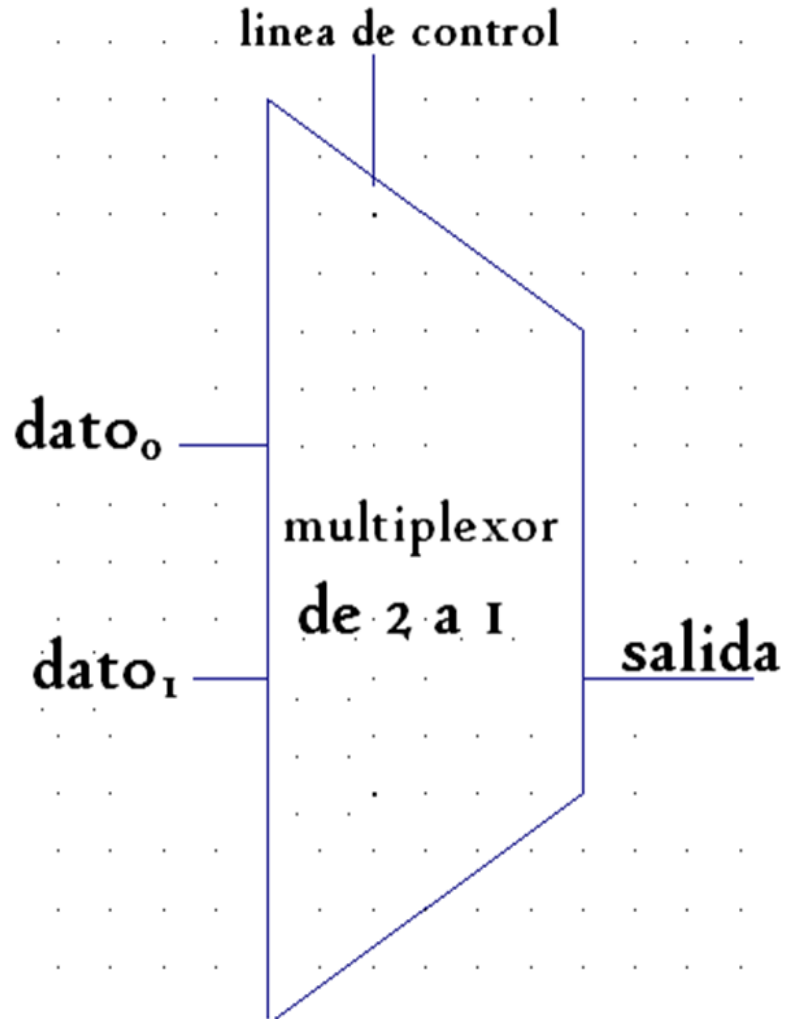
MUTIPLEXOR DE 2 A 1, utilizando COMPUERTAS (pequeña escala de integración SSI).

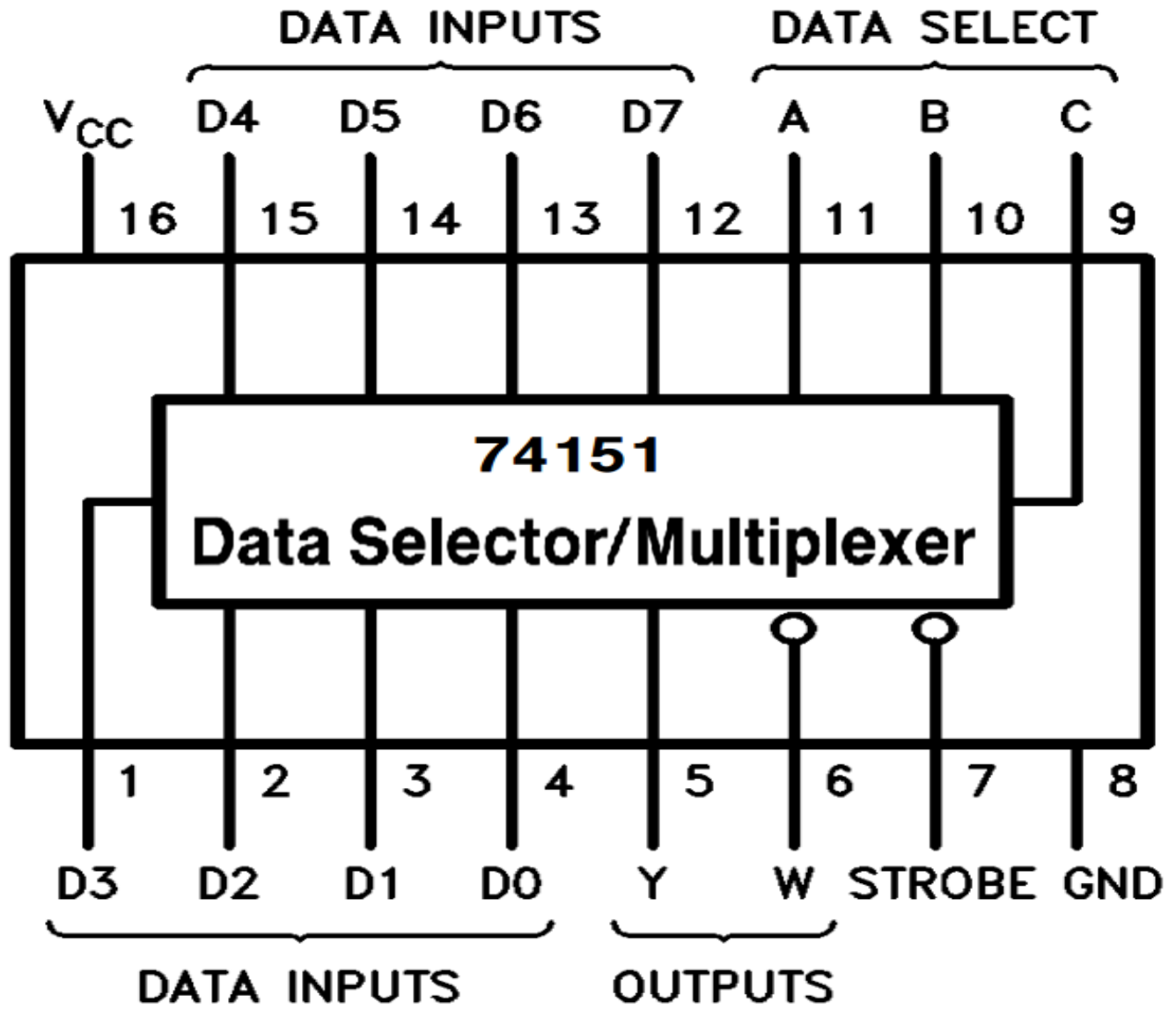


MUX DE 4 A 1 utilizando COMPUERTAS (pequeña escala de integración SSI).



SÍMBOLO MUTIPLEXORES



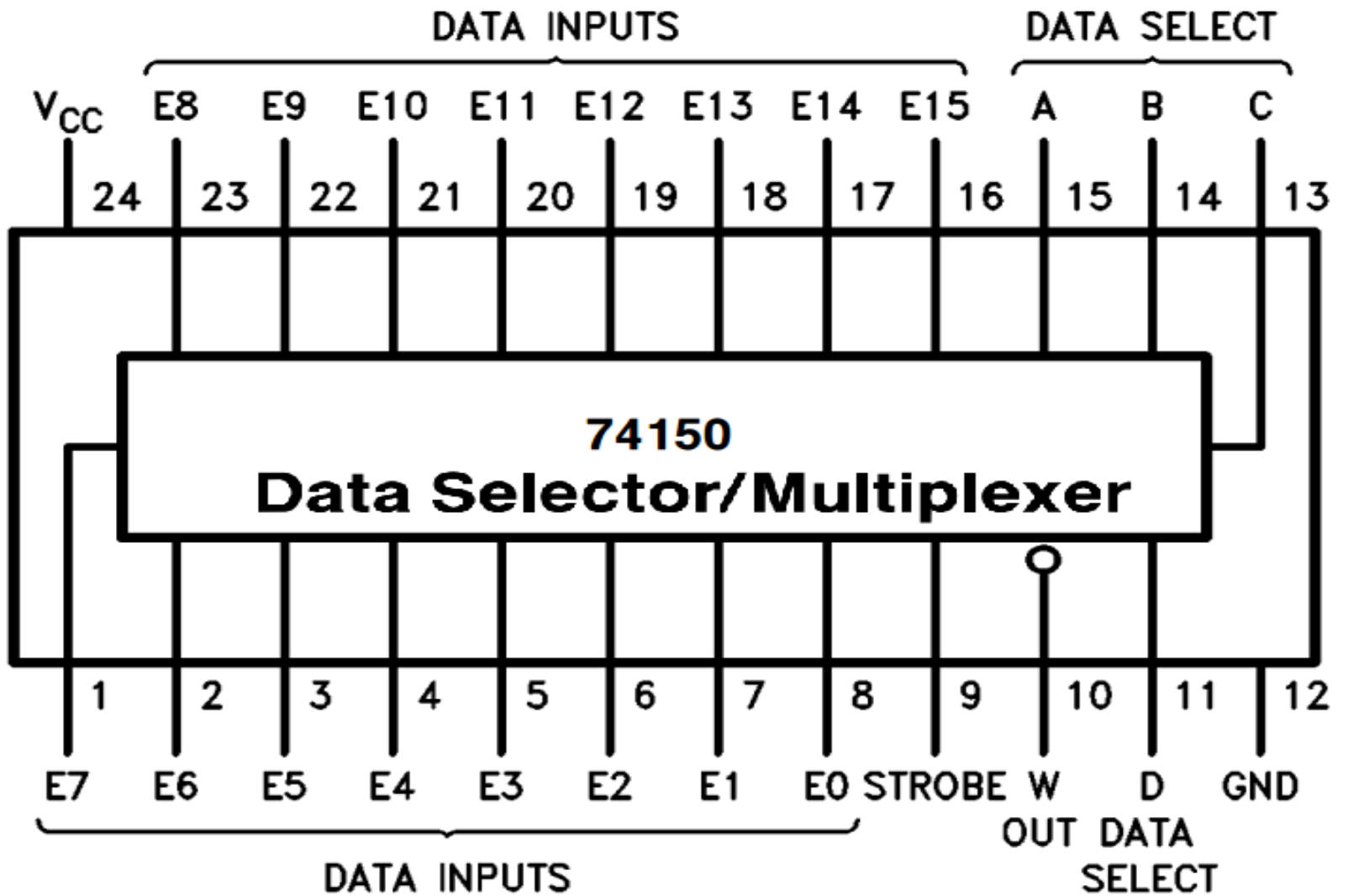


Function Table 74151

Inputs				Outputs	
Select			Strobe S	Y	W
C	B	A			
X	X	X	H	L	H
L	L	L	L	D0	$\overline{D0}$
L	L	H	L	D1	$\overline{D1}$
L	H	L	L	D2	$\overline{D2}$
L	H	H	L	D3	$\overline{D3}$
H	L	L	L	D4	$\overline{D4}$
H	L	H	L	D5	$\overline{D5}$
H	H	L	L	D6	$\overline{D6}$
H	H	H	L	D7	$\overline{D7}$

H = High Level, L = Low Level, X = Don't Care

D0, D1 ... D7 = the level of the respective D input



Function Table

74150

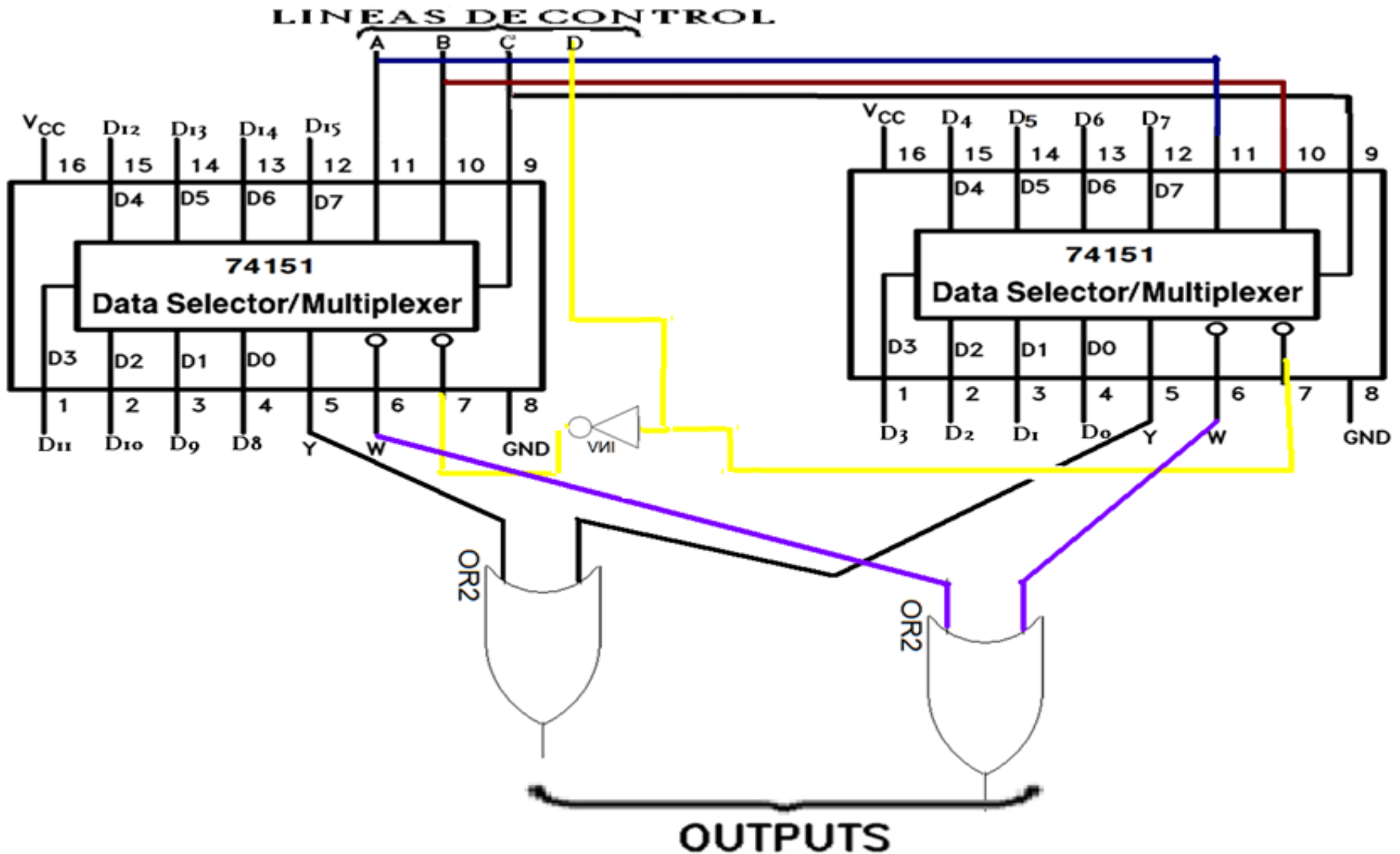
Inputs					Outputs W
Select				Strobe S	
D	C	B	A		
X	X	X	X	H	H
L	L	L	L	L	$\overline{E0}$
L	L	L	H	L	$\overline{E1}$
L	L	H	L	L	$\overline{E2}$
L	L	H	H	L	$\overline{E3}$
L	H	L	L	L	$\overline{E4}$
L	H	L	H	L	$\overline{E5}$
L	H	H	L	L	$\overline{E6}$
L	H	H	H	L	$\overline{E7}$
H	L	L	L	L	$\overline{E8}$
H	L	L	H	L	$\overline{E9}$
H	L	H	L	L	$\overline{E10}$
H	L	H	H	L	$\overline{E11}$
H	H	L	L	L	$\overline{E12}$
H	H	L	H	L	$\overline{E13}$
H	H	H	L	L	$\overline{E14}$
H	H	H	H	L	$\overline{E15}$

H = High Level, L = Low Level, X = Don't Care

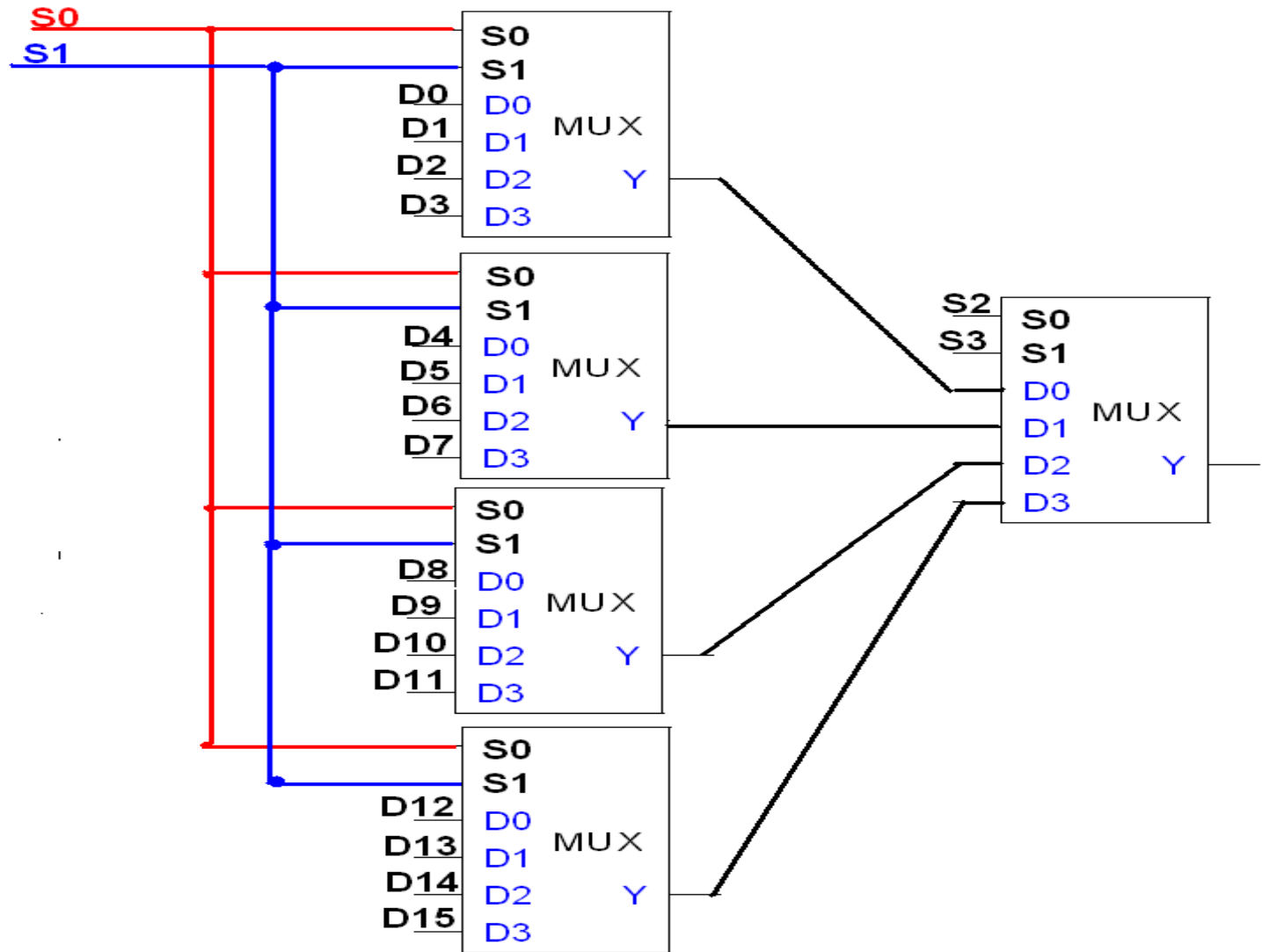
$\overline{E0}, \overline{E1} \dots \overline{E15}$ = the complement of the level of the respective E input

MULTIPLEXORES EN CASACADA

Utilizando multiplexores de 8 a 1 dibujar el circuito lógico de un multiplexor de 16 a 1



Utilizando multiplexores de 4 a 1 dibujar el circuito lógico de un multiplexor de 16 a 1



Ejemplo de diseño

ESPECIFICACIONES:

Se contará con cuatro habitaciones (A, B, C, D) y dos botones, uno de los botones con traje y el otro con pantalones de mezclilla. Las habitaciones A y B solo pueden ser atendidas por el botones con traje. Se requiere diseñar el diagrama lógico, el cual cuando alguna requisición no pueda ser atendida, active una alarma que pueda ser observada por el gerente de ese minihotel.

TABLA DE VERDAD:

A	B	C	D	Alarma
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

Ejemplo de diseño

DIAGRAMA LÓGICO:

