



Prácticas de Laboratorio de Diseño Digital Moderno

M.I. GUEVARA RODRIGUEZ

Calendarización de prácticas

| | Fecha de elaboración Grp.2 | Fecha de elaboración Grp.6 | Tema |
|-----------------------|-------------------------------|-------------------------------|--|
| | 21 septiembre 2020 | 25 septiembre 2020 | Presentación del curso. |
| Práctica 1 | 28 septiembre 2020 | 2 octubre 2020 | Compuertas Básicas y Funciones Lógicas |
| Práctica 2 | 26 octubre 2020 | 30 octubre 2020 | Circuitos Decodificadores y Multiplexores |
| Práctica 3 | 23 noviembre 2020 | 27 noviembre 2020 | Circuitos Aritméticos. |
| Práctica 4 | 30 noviembre 2020 | 4 diciembre 2020 | Aplicaciones con Circuitos Combinacionales |
| Práctica 5 | 7 diciembre 2020 | 11 diciembre 2020 | Circuitos Secuenciales: <i>Latch</i> y <i>Flip-Flops</i> |
| Práctica 6 | 4 enero 2021 | 8 enero 2021 | Contadores y Registros |
| Práctica 7 | 11 enero 2021 | 15 enero 2021 | Máquinas de Estado Finito y Cartas ASM |
| | 18 enero 2021 | 22 enero 2021 | Entrega de calificaciones |

Práctica 1

Compuertas Básicas y Funciones Lógicas.

Objetivo

Analizar, diseñar, simular e implementar compuertas y funciones lógicas.

Material y equipo

Computadora, software de descripción de hardware, tarjeta de desarrollo.

Investigación previa

1. Investiga el uso del Software Quartus II (versión de instalación, características principales para el uso)
2. Investiga las especificaciones de la tarjeta con el dispositivo lógico programable que se trabajara en las prácticas, anexa la información de las características más importantes de la tarjeta.
3. Analiza y diseña una tabla donde se describa las compuertas lógicas, incluyendo el inversor (tabla de verdad, símbolo que lo representa, operación lógica que realiza).
4. Analiza la función X hasta obtener su mínima expresión, su tabla de verdad, expresión canónica en suma de producto y productos de sumas.
5. Realiza el diagrama lógico de la función X.

$$X(a, b, c, d) = [a \cdot \bar{b} (c + b \cdot d) + \bar{a} \cdot \bar{b}] c$$

6. Realiza la investigación propuesta por el profesor.

Desarrollo

Actividades:

- Implementa en la plataforma de Quartus II, en modo gráfico las compuertas investigadas (tabla del previo), simula tu diseño para analizar los resultados que entrega el simulador.
- Caracteriza tu proyecto en la tarjeta con el dispositivo lógico programable.
- Implementa en la plataforma de Quartus II, en modo gráfico la función X. Simula tu proyecto para analizar los resultados que entrega el simulador.
- Caracteriza tu proyecto en la tarjeta con el dispositivo lógico programable.
- Realizar la actividad propuesta por el profesor.

Resultados y conclusiones

El alumno debe analizar y comparar los resultados teóricos, simulados y experimentales con la finalidad de generar con carácter obligatorio sus propias conclusiones, haciendo énfasis en los objetivos planteados al inicio de la práctica.

Bibliografía

Anexa la bibliografía utilizada.

Práctica 2

Circuitos Decodificadores y Multiplexores

Objetivo

Analizar, diseñar, simular e implementar decodificadores y Multiplexores.

Material y equipo

Computadora, software de descripción de hardware, tarjeta con el dispositivo lógico programable.

Investigación previa

1. Analiza y diseñar en la plataforma de Quartus II un circuito con 4 variables de entrada, al seleccionar los primeros 10 valores (del 0 al 9), se debe visualizar en un display de 7 segmentos ánodo común el número decimal seleccionado, debes obtener las siete funciones mínimas de salida, (del 10 al 15 utiliza don't care o funciones no especificadas).
 - a. Realiza el diagrama lógico utilizando solo compuertas, (arquitectura LSI, Baja Escala de Integración) de las 7 funciones mínimas.
 - b. Implementa el diagrama lógico obtenido en lenguaje HDL bajo estilo de descripción RTL.
2. Analizar, diseñar en HDL bajo estilo RTL, los siguientes multiplexores: MUX8a1, MUX4a1, MUX2a1.
3. Simula tu diseño en la plataforma de Quartus II, analiza los resultados que entrega el simulador para verificar su correcto funcionamiento.
4. Diseña y analiza un circuito utilizando 4 entradas (A, B, C, D) para obtener en la salida tu número de cuenta y semestre en código BCD, cuatro funciones (F1, F2, F3, F4) tu decide los números de entrada. Realiza la implementación utilizando multiplexores.
5. Simula los proyectos diseñados para verificar los resultados.

Desarrollo

Actividades.

- En la plataforma de Quartus II, verifica los diseños de tu previo verificando por medio del simulador
- Caracteriza tu proyecto en la tarjeta con el dispositivo lógico programable.

Resultados y conclusiones

El alumno debe analizar y comparar los resultados teóricos, simulados y experimentales con la finalidad de generar con carácter obligatorio sus propias conclusiones, haciendo énfasis en los objetivos planteados al inicio de la práctica.

Bibliografía

Anexa la bibliografía utilizada.

Práctica 3

Circuitos Aritméticos.

Objetivo

Analizar, diseñar, simular e implementar arquitecturas aritméticas.

Material y equipo

Computadora, software de descripción de hardware, tarjeta con el dispositivo lógico programable.

Investigación previa

1. Analiza, diseña un medio sumador (HA) y un sumador completo (FA) obteniendo sus funciones mínimas de sus respectivas salidas, las variables de entrada de ambos son de 1 bit.
2. Implementa en la plataforma de Quartus II en lenguaje HDL bajo estilo de descripción RTL las funciones mínimas obtenidas de HA y FA.
3. Simula los proyectos diseñados para verificar los resultados.

Desarrollo

Actividades.

- En la plataforma de Quartus II, utilizando los diseños de tu previo para realizar el circuito aritmético (propuesto en clase).
- Simula tu diseño en la plataforma de Quartus II, analiza los resultados que entrega el simulador.
- Caracteriza tu proyecto en la tarjeta con el dispositivo lógico programable.

Resultados y conclusiones

El alumno debe analizar y comparar los resultados teóricos, simulados y experimentales con la finalidad de generar con carácter obligatorio sus propias conclusiones, haciendo énfasis en los objetivos planteados al inicio de la práctica.

Bibliografía

Anexa la bibliografía utilizada.

Práctica 4

Aplicaciones con Circuitos Combinacionales

Objetivo

Analizar, diseñar, simular e implementar aplicaciones con circuitos combinacionales.

Material y equipo

Computadora, software de descripción de hardware, tarjeta de desarrollo lógico programable (se necesitan mínimo 7 switch de entrada).

Investigación previa

1. Analizar, diseñar una pequeña calculadora de dos palabras que debe realizar la suma, resta o multiplicación de ellas (seleccionar la operación por medio de 2 switch). Palabra A se 3 bit's y la palabra B de 2 bit's. El resultado máximo es cuando se realiza la multiplicación de $7 \times 3 = 21$ para ello se necesitan como máximo 5 Leds, única salida
2. Simula tu diseño en la plataforma de Quartus II para verificar los resultados correctos.

Desarrollo

- Implementa y simula en la plataforma de Quartus II, el circuito indicado en el momento por el profesor.
- Caracteriza tu proyecto en la tarjeta con el dispositivo lógico programable.

Resultados y conclusiones

El alumno debe analizar y comparar los resultados teóricos, simulados y experimentales con la finalidad de generar con carácter obligatorio sus propias conclusiones, haciendo énfasis en los objetivos planteados al inicio de la práctica.

Bibliografía

Anexa la bibliografía utilizada.

Práctica 5

Circuitos Secuenciales: Latch y Flip-Flops

Objetivo

Analizar, diseñar e implementar latches y flip-flops.

Material y equipo

Computadora, software de descripción de hardware tarjeta con el dispositivo lógico programable.

Investigación previa

1. Analizar y diseñar un latch tipo D en HDL bajo estilo RTL.
2. Analizar y diseñar un Flip-Flop tipo D y JK en HDL bajo estilo RTL.
3. Simula tus diseños en la plataforma de Quartus II, analiza los resultados que entrega el simulador para verificar su correcto funcionamiento.

Desarrollo

Actividades.

- Implementa y simula en la plataforma de Quartus II, el circuito indicado por el profesor.
- Caracteriza tu proyecto en la tarjeta con el dispositivo lógico programable.

Resultados y conclusiones

El alumno debe analizar y comparar los resultados teóricos, simulados y experimentales con la finalidad de generar con carácter obligatorio sus propias conclusiones, haciendo énfasis en los objetivos planteados al inicio de la práctica.

Bibliografía

Anexa la bibliografía utilizada.

Práctica 6

Contadores y Registros

Objetivo

Analizar, diseñar, simular e implementar contadores y registros, utilizando el modo gráfico y lenguaje HDL bajo estilo de descripción RTL.

Material y equipo

Computadora, software de descripción de hardware, tarjeta con el dispositivo lógico programable.

Investigación previa

1. Analizar y diseñar un registro de corrimiento de 3 bits, entrada serie, salida paralelo utilizando flip-flop JK en HDL bajo estilo RTL.
2. Diseña en lenguaje HDL un divisor de frecuencia, la frecuencia de entrada a este divisor es de 50 MHz. La salida debe ser de 1 a 2 segundos.
3. Analizar y diseñar un contador de 3 bits, utilizando 2 flip-flop tipo JK y 1 flip-flop tipo D, en HDL bajo estilo RTL. Simula tus diseños en la plataforma de Quartus II, analiza los resultados que entrega el simulador para verificar su correcto funcionamiento.

Desarrollo

Actividades.

- Implementa y simula en la plataforma de Quartus II, el circuito indicado por el profesor.
- Caracteriza tu proyecto en la tarjeta con el dispositivo lógico programable.

Resultados y conclusiones

El alumno debe analizar y comparar los resultados teóricos, simulados y experimentales con la finalidad de generar con carácter obligatorio sus propias conclusiones, haciendo énfasis en los objetivos planteados al inicio de la práctica.

Bibliografía

Anexa la bibliografía utilizada.

Práctica 7

Máquinas de Estado Finito y Cartas ASM

Objetivo

Analizar, diseñar, simular e implementar una máquina de estado finito y su aplicación con cartas ASM.

Material y equipo

Computadora, software de descripción de hardware, tarjeta con el dispositivo lógico programable.

Investigación previa

1. Analizar y diseñar una FSM (Finito State Machine) que actúa como una cerradura de combinación, de tal forma que genere una salida igual a uno, cuando en una sola entrada serial (un bit) ingrese la secuencia de los 3 últimos dígitos de tu número de cuenta en forma binaria. (si los dígitos son 0,1,2 suma al dígito 4)
 - Realiza el diseño utilizando la representación de diagrama de estados tipo Moore (anexa toda la información para obtener tu diseño).
2. Analizar y diseñar su carta ASM de la máquina de estados finitos diseñada.
3. Simula tu diseño en la plataforma de Quartus II, analiza los resultados que entrega el simulador para verificar su correcto funcionamiento.

Desarrollo

Actividades.

- Caracteriza tu diseño en la tarjeta con el dispositivo lógico programable

Resultados y conclusiones

El alumno debe analizar y comparar los resultados teóricos, simulados y experimentales con la finalidad de generar con carácter obligatorio sus propias conclusiones, haciendo énfasis en los objetivos planteados al inicio de la práctica.

Bibliografía

Anexa la bibliografía utilizada.