

# LABORATORIO DE DISEÑO DIGITAL MODERNO

Reconocimiento de secuencia binaria mediante lenguaje VHDL

Práctica 13

Profesora: M.I. Norma Elva Chávez Rodríguez.

---

---

## OBJETIVO:

El alumno aprenderá el manejo del flujo de datos, utilizando código VHDL.

## ESPECIFICACIONES:

Diseñar una chapa digital que reconozca la siguiente secuencia binaria.

010111011

Cuando se tecleé una secuencia igual, la señal de salida de reconocimiento deberá activarse.

Tenga en cuenta que el primer bit de la secuencia es el que se localiza a la derecha, mientras que el último bit de la secuencia es el que se localiza a la izquierda.

## DIAGRAMA DE BLOQUES:



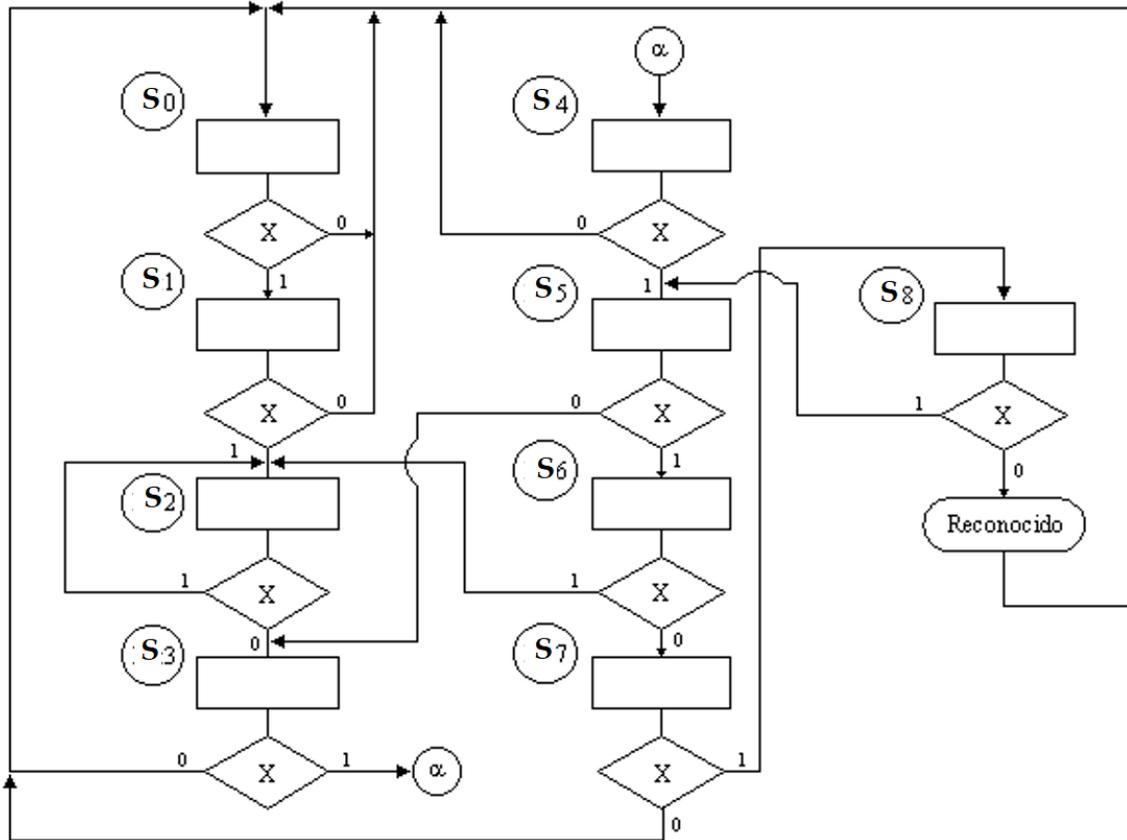
# LABORATORIO DE DISEÑO DIGITAL MODERNO

Reconocimiento de secuencia binaria mediante lenguaje VHDL

Práctica 13

Profesora: M.I. Norma Elva Chávez Rodríguez.

CARTA ASM:



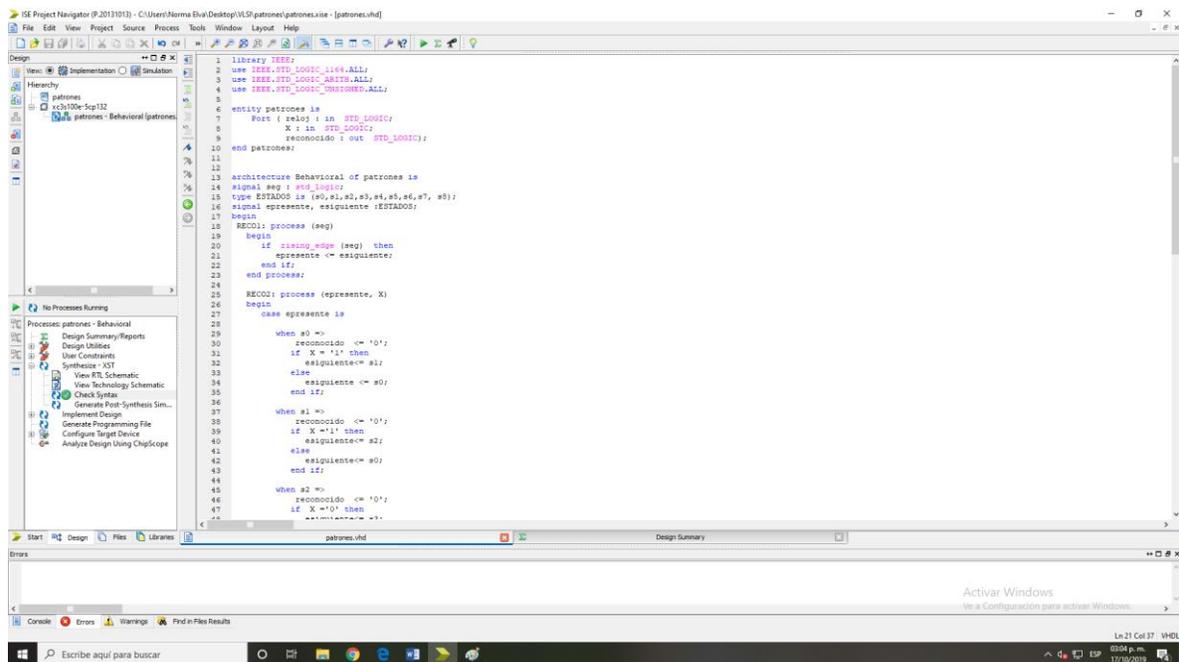
# LABORATORIO DE DISEÑO DIGITAL MODERNO

## Reconocimiento de secuencia binaria mediante lenguaje VHDL

Práctica 13

Profesora: M.I. Norma Elva Chávez Rodríguez.

### CÓDIGO EN LENGUAJE VHDL:



```
1 library IEEE;
2 use IEEE.STD_LOGIC_1164.ALL;
3 use IEEE.STD_LOGIC_ARITH.ALL;
4 use IEEE.STD_LOGIC_UNSIGNED.ALL;
5
6 entity patrones is
7     Port ( seq : in STD_LOGIC;
8           X : in STD_LOGIC);
9     reconocido : out STD_LOGIC;
10 end patrones;
11
12
13 architecture Behavioral of patrones is
14     signal seq : std_logic;
15     type ESTADOS is (s0,s1,s2,s3,s4,s5,s6,s7, s8);
16     signal siguiente, esiguiente :ESTADOS;
17 begin
18     REC01: process (seq)
19     begin
20         if rising_edge (seq) then
21             siguiente <= esiguiente;
22             esiguiente <= siguiente;
23         end if;
24     end process;
25
26     REC02: process (esiguiente, X)
27     begin
28         case siguiente is
29
30             when s0 =>
31                 reconocido <= '0';
32                 if X = '1' then
33                     esiguiente<= s1;
34                 else
35                     esiguiente <= s0;
36                 end if;
37
38             when s1 =>
39                 reconocido <= '0';
40                 if X = '1' then
41                     esiguiente<= s2;
42                 else
43                     esiguiente<= s0;
44                 end if;
45
46             when s2 =>
47                 reconocido <= '0';
48                 if X = '0' then
49                     reconocido <= '1';
50                 end if;
51             when s3 =>
52                 reconocido <= '1';
53                 if X = '1' then
54                     esiguiente<= s4;
55                 else
56                     esiguiente <= s2;
57                 end if;
58             when s4 =>
59                 reconocido <= '1';
60                 if X = '1' then
61                     esiguiente<= s5;
62                 else
63                     esiguiente <= s3;
64                 end if;
65             when s5 =>
66                 reconocido <= '1';
67                 if X = '1' then
68                     esiguiente<= s6;
69                 else
70                     esiguiente <= s4;
71                 end if;
72             when s6 =>
73                 reconocido <= '1';
74                 if X = '1' then
75                     esiguiente<= s7;
76                 else
77                     esiguiente <= s5;
78                 end if;
79             when s7 =>
80                 reconocido <= '1';
81                 if X = '1' then
82                     esiguiente<= s8;
83                 else
84                     esiguiente <= s6;
85                 end if;
86             when s8 =>
87                 reconocido <= '1';
88                 if X = '1' then
89                     esiguiente<= s0;
90                 else
91                     esiguiente <= s7;
92                 end if;
93         end case;
94     end process;
95 end Behavioral;
```

# LABORATORIO DE DISEÑO DIGITAL MODERNO

Reconocimiento de secuencia binaria mediante lenguaje VHDL

Práctica 13

Profesora: M.I. Norma Elva Chávez Rodríguez.

---

---

En general el diagrama de bloques para que reconozca cualquier secuencia binaria está dado por el siguiente diagrama de bloques

