

LABORATORIO DE DISEÑO DE SISTEMAS DIGITALES

Los operadores VHDL y las compuertas lógicas

Práctica 1

Profesora: M.I. Norma Elva Chávez Rodríguez.

OBJETIVO:

El alumno aprenderá el funcionamiento de los operadores en lenguaje VHDL para construir diferentes tipos de expresiones mediante los cuales se pueden calcular datos.

INTRODUCCIÓN:

En lenguaje VHDL existen operadores de asignación con los cuales se transfieren valores de un objeto de datos a otro y operadores de asociación que relacionan un objeto de datos con otro. La figura 1.1 muestra los operadores más utilizados.

<p>abs *, /, mod, rem + (sig.), - (sig) +, -, & and, or, nand, nor, xor := asignación de valores a constantes y variables. <= asignación de valores a señales.</p>
--

Figura 1.1 Operadores en lenguaje VHDL.

ACTIVIDADES:

1. Crear una carpeta de trabajo, tal como se muestra en la figura 1.2

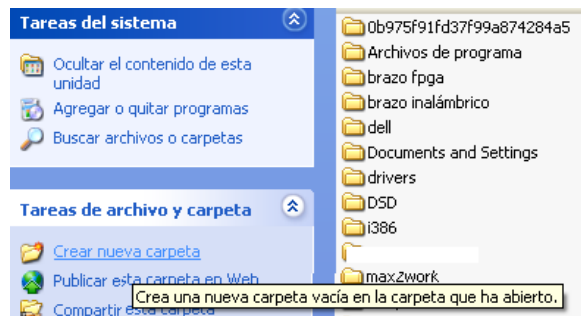


Figura 1.2. Carpeta de trabajo.

LABORATORIO DE DISEÑO DE SISTEMAS DIGITALES

Los operadores VHDL y las compuertas lógicas

Práctica 1

Profesora: M.I. Norma Elva Chávez Rodríguez.

2. Ejecutar la plataforma de desarrollo para lógica programable de Altera (QuartusII) o de Xilinx (ISE-Project Navigator).
3. Utilizar la herramienta de diseño en el editor de texto para introducir el código funcional de las diferentes compuertas lógicas en lenguaje VHDL. El archivo en VHDL generado debe tener la extensión *.vhd*. La figura 1.3 muestra el código requerido para las compuertas: OR, XOR, AND.

```
library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
use IEEE.STD_LOGIC_ARITH.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;
entity COMPUERTAS is
  Port ( A : in STD_LOGIC;
        B : in STD_LOGIC;
        COR : out STD_LOGIC;
        CXOR : out STD_LOGIC;
        CAND : out STD_LOGIC);
end COMPUERTAS;
architecture Behavioral of COMPUERTAS is
begin
  COR <= A OR B;
  CXOR <= A XOR B;
  CAND <= A AND B;
end Behavioral;
```

Figura 1.3. Código VHDL para las compuertas: OR, XOR, AND

4. Diseñar y emular en la tarjeta SPARTAN 3 un sistema de alarma para automóvil,
a) ESPECIFICACIONES:

Cuando el conductor se encuentre sentado en su asiento, no se ponga su cinturón de seguridad y tenga encendido el motor del auto, se deberá encender un led, indicando que debe ponerse el cinturón. Los sensores para detectar si el conductor está o no en su asiento serán emulados por un interruptor llamado peso, el sensor para saber si tiene o no su cinturón puesto será emulado por un interruptor llamado cinturón y el sensor de prendido o no del motor será emulado por otro interruptor llamado encendido. La salida será emulada por un led, que se prenderá o apagará según sea el caso.

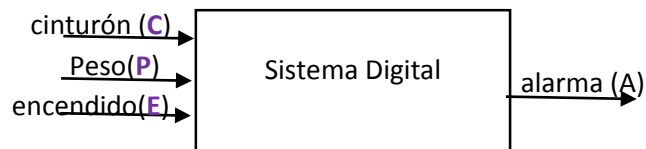
LABORATORIO DE DISEÑO DE SISTEMAS DIGITALES

Los operadores VHDL y las compuertas lógicas

Práctica 1

Profesora: M.I. Norma Elva Chávez Rodríguez.

b) DIAGRAMA DE BLOQUES:



c) TABLA DE VERDAD Y OBTENCIÓN DE LA FUNCIÓN BOOLEANA

entradas	salida
EPC	A
000	0
001	0
010	0
011	0
100	0
101	0
110	1
111	0

$$A = E\overline{P}C$$

d) CÓDIGO EN VHDL:

```
library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
use IEEE.STD_LOGIC_ARITH.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;
entity alarma is
Port ( E : in STD_LOGIC;
P : in STD_LOGIC;
C : in STD_LOGIC;
A : out STD_LOGIC);
end alarma;
architecture Behavioral of alarma is
begin
A<= E AND P AND NOT C;
end Behavioral;
```