

LABORATORIO DE DISEÑO DIGITAL MODERNO

Diseño y construcción de una ALU (unidad aritmética lógica)

Práctica 5

Profesora: M.I. Norma Elva Chávez Rodríguez.

OBJETIVO:

El alumno aprenderá el diseño y construcción de unidades aritméticas/lógicas, utilizando lenguaje VHDL.

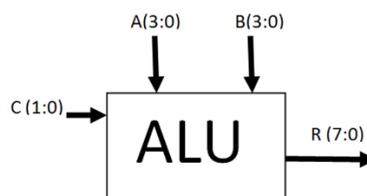
INTRODUCCIÓN:

La unidad aritmético lógica, también conocida como ALU (siglas en inglés de arithmetic logic unit), es un circuito digital que calcula operaciones aritméticas (como suma, resta, multiplicación, etc.) y operaciones lógicas, entre dos números.

ESPECIFICACIONES:

Se requiere el diseño y construcción de un sistema digital en el que se visualice en 8 leds, las operaciones aritméticas (multiplicación y suma binarias) y las operaciones lógicas (AND y OR). Tendrá por entradas de datos dos números (A, B) cada uno de cuatro bits, y una entrada de control (C) de 2 bits para selección de las 4 distintas operaciones. El resultado R será de 8 bits.

DIAGRAMA DE BLOQUES:



LABORATORIO DE DISEÑO DIGITAL MODERNO

Diseño y construcción de una ALU (unidad aritmética lógica)

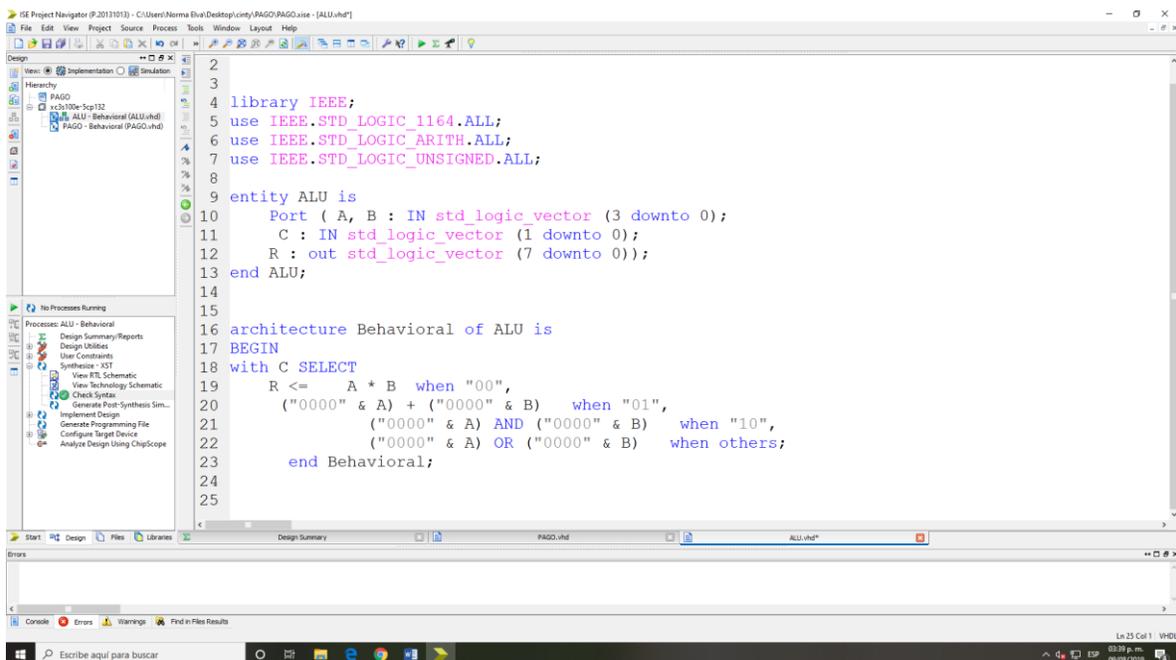
Práctica 5

Profesora: M.I. Norma Elva Chávez Rodríguez.

TABLA DE VERDAD DE LAS FUNCIONES:

C1	C0	R = Función
0	0	$R = AB$ multiplicación binaria
0	1	$R = A + B$ suma binaria
1	0	$R = AB$ multiplicación lógica
1	1	$R = A + B$ suma lógica

El código en lenguaje VHDL:



```
2
3
4 library IEEE;
5 use IEEE.STD_LOGIC_1164.ALL;
6 use IEEE.STD_LOGIC_ARITH.ALL;
7 use IEEE.STD_LOGIC_UNSIGNED.ALL;
8
9 entity ALU is
10     Port ( A, B : IN std_logic_vector (3 downto 0);
11           C : IN std_logic_vector (1 downto 0);
12           R : out std_logic_vector (7 downto 0));
13 end ALU;
14
15
16 architecture Behavioral of ALU is
17 BEGIN
18 with C SELECT
19 R <=  A * B when "00",
20      ("0000" & A) + ("0000" & B) when "01",
21      ("0000" & A) AND ("0000" & B) when "10",
22      ("0000" & A) OR ("0000" & B) when others;
23
24
25
```