

LABORATORIO DE DISEÑO DIGITAL MODERNO

Descripción y manejo de bloques funcionales

Práctica 3

Profesora: M.I. Norma Elva Chávez Rodríguez.

OBJETIVO:

El alumno aprenderá que para el manejo de bloques funcionales se utilizan sentencias concurrentes, las cuales se ejecutan simultáneamente, por lo que las acciones en cada bloque se efectúan al mismo tiempo y no existe una prioridad entre uno y otro bloque.

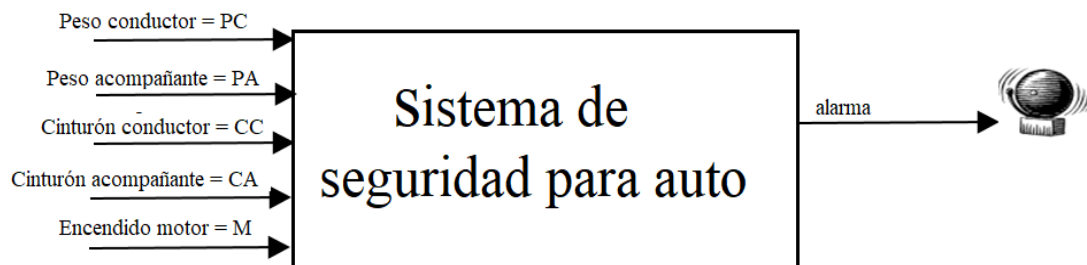
ACTIVIDADES:

Diseñar un sistema de alarma para automóviles.

ESPECIFICACIONES:

Diseño y construcción de una alarma para automóvil la cual se activa cuando el conductor y/o su acompañante, están sentados en sus asientos, no se han abrochado el cinturón de seguridad y el motor está encendido. Cada uno de los asientos delanteros del automóvil deberá tener un sensor de peso el cual activa una señal cuando en ellos se tienen 10 kilos o más, los cinturones delanteros tienen sensores para saber si están o no puestos y el motor al encender activa otro sensor.

DIAGRAMA DE BLOQUES:



En el diagrama de bloques se observa que se tienen 5 variables de entrada, por lo que la tabla de verdad requerida maneja $2^5 = 32$ combinaciones. Una forma de simplificar el trabajo es dividiendo el sistema en bloques funcionales.

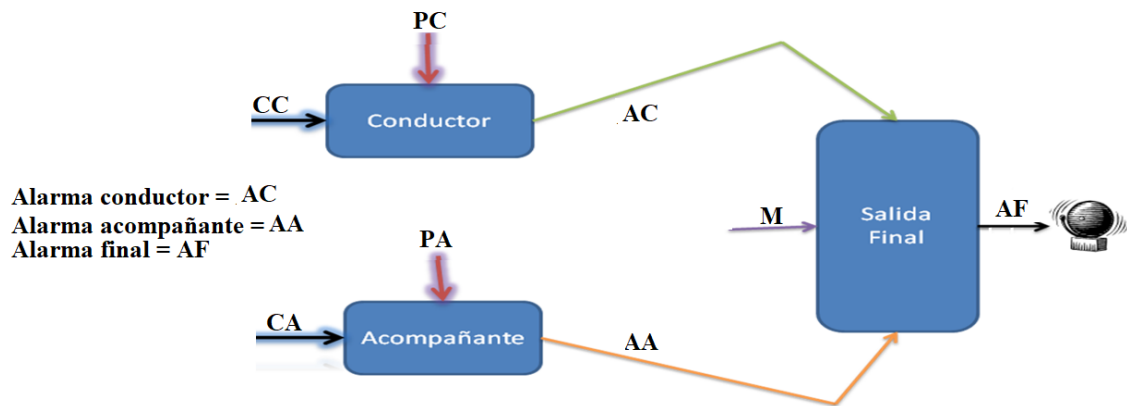
LABORATORIO DE DISEÑO DIGITAL MODERNO

Descripción y manejo de bloques funcionales

Práctica 3

Profesora: M.I. Norma Elva Chávez Rodríguez.

DIAGRAMA DE BLOQUES FUNCIONALES:



Se siguen teniendo las cinco entradas, pero ahora se tiene que tomar en cuenta las señales que sirven para unir un bloque del otro. Las señales que se tiene son dos (AA , AC) y se declaran en la parte de la arquitectura antes de su begin.

Posterior al begin de la arquitectura se debe escribir el código de los tres bloques funcionales, los cuales tienen manejo de una tabla de verdad cada uno. A continuación se analizan las tres tablas de verdad:

Tabla de verdad conductor

PcCc	Ac
00	0
01	0
10	1
11	0

Tabla de verdad acompañante

PaCa	Aa
00	0
01	0
10	1
11	0

Tabla de verdad salida final

MAcAa	Af
000	0
001	0
010	0
011	0
100	0
101	1
110	1
111	1

LABORATORIO DE DISEÑO DIGITAL MODERNO

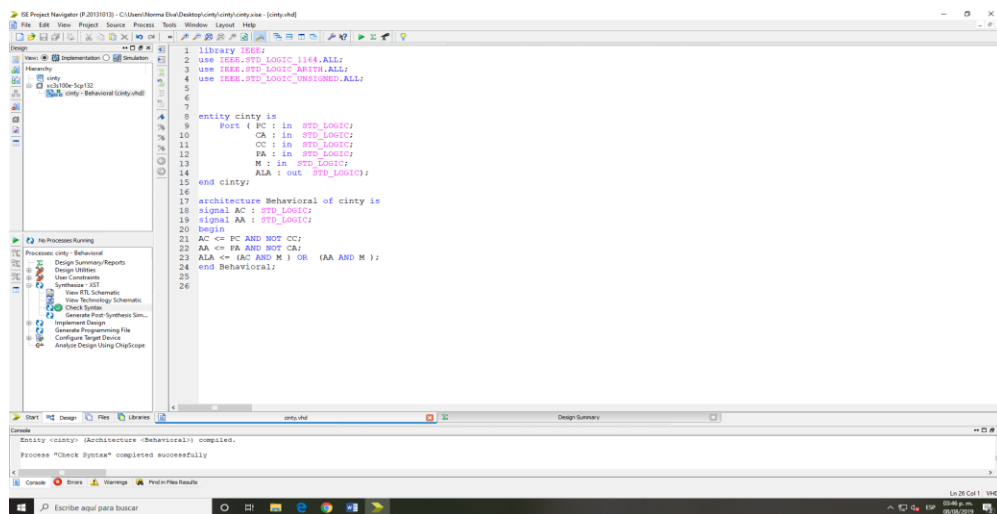
Descripción y manejo de bloques funcionales

Práctica 3

Profesora: M.I. Norma Elva Chávez Rodríguez.

Las entradas y salidas se declaran en la entidad, respecto a las líneas que unen un bloque del otro, son llamadas señales y se declaran en la arquitectura, antes de su begin, que es la parte declaratoria de la arquitectura.

El código en VHDL es:



```
1 library IEEE;
2 use IEEE.STD_LOGIC_1164.ALL;
3 use IEEE.STD_LOGIC_ARITH.ALL;
4 use IEEE.STD_LOGIC_UNSIGNED.ALL;
5
6
7
8 entity cinty is
9     Port ( PC : in  STD_LOGIC;
10          CA : in  STD_LOGIC;
11          CC : in  STD_LOGIC;
12          PA : in  STD_LOGIC;
13          M : in  STD_LOGIC;
14          ALA : out STD_LOGIC);
15 end cinty;
16
17 architecture Behavioral of cinty is
18     signal AC : STD_LOGIC;
19     signal AA : STD_LOGIC;
20 begin
21     AC <= PC AND NOT CC;
22     AA <= PA AND NOT CA;
23     ALA <= (AC AND M) OR (AA AND M );
24 end Behavioral;
25
26
```